

中波放送機用D級及びE級電力増幅器 の性能比較

倉石源三郎* 内藤 昇**
(昭和59年5月31日受理)

Performance Comparison between Class D and Class E Amplifiers for MF Broadcasting Transmitters

Genzaburo KURAISHI* and Noboru NAITO**

A comparison of power outputs and efficiencies of Classes D and E amplifiers was conducted theoretically and experimentally from the standpoint of transmitter design. This research was motivated by the situation that Class D power amplifiers have been employed exclusively of Class E for MF broadcasting transmitters up to 25 kW output now in all-solid-state structure; Class E amplifier was proposed by N.O. Sokal in 1975 as capable of high-efficiency operation at higher frequencies than Class D, and both the Classes of amplifiers are based on the drain modulation or source series modulation using MOS-FET. Under practical conditions, Class D amplifiers are capable of providing more output powers and higher DC-RF conversion efficiencies than Class E amplifiers. However, they have a disadvantage that their modulation characteristics tend to saturate rapidly toward the modulation peak as compared with those of Class E amplifiers. Bi-level modulation is a countermeasure to improve the modulation peak characteristics.

1 ま え が き

最近では 25kW クラスまで中波放送機が全固体化されるようになったが¹⁾, それらの終段電力増幅器には全てMOS-FETを用いたドレイン変調もしくはソース直列変調によるD級電力増幅器が使用されている。D級増幅器は1959年に P. J. Baxandall²⁾ によってD級と名づけられたもので、スイッチング増幅器の一つであるが、極めて能率が良く変調特性も優れているので、これら中波放送機に採用されたものと思われる

一方1975年 N. O. Sokal³⁾ が発表したE級電力増幅器は、D級と同様スイッチング増幅

* 上越教育大学教授, 前電子工学教室教授

** 電子工学教室助手

器であり、高能率で変調特性も良いのであるが、なぜか現在まで中波放送機に使用されていない。

筆者らは現在全固体化中波放送機を新たに設計しようとする場合、終段電力増幅器にD級とE級のいずれの増幅器を採用すべきかという見地から両増幅方式を理論と実験の両面から検討してみた。その結果中波放送機的设计に有用と思われる結果が得られたので発表する。

2 両方式を比較するための基礎事項

D級およびE級のいずれを採用すべきかの立場から両増幅回路を比較する場合、次に挙げる諸項目を比較すれば十分と考えられる。

- (1) 同一種のFET使用したとき、 i_{Dp} (許容最大ピーク電流)と V_{DSX} (許容最大ピーク電圧)のもとでのFET1個あたりの最大出力。
- (2) 同一種のFETを同数用いた増幅器についての搬送波出力と変調の直線性。
- (3) 実用に適する程度までFETの電圧、電流をデレートして使用した場合のDC-RF変換効率。
- (4) 放送機的设计、調整の難易、取扱の容易さ。
- (5) 放送機の構成部品からみた価格、製造上の難易。

D級増幅器は周知の通り、電圧スイッチ回路方式と電流スイッチ回路方式の2つに大別される。電流スイッチ回路方式はドレインに大電流が流れているときに遮断し、又ドレイン電流が急激に立上がらなければならないから、FETの内部容量や蓄積効果の影響で、これらが良好に行われなときは著しく能率が低下する。そこで最近の中波放送機では専ら電圧スイッチ回路方式が採用されている。したがって本研究ではD級増幅器の理論上の検討対象として図1に示すSEPP (Single End Push-Pull) 回路を、実験回路としては最近最も広く実用されている図5に示すSEPPたすき掛け回路を採用した。

E級増幅回路の理論上の対象回路としては図3に示す回路を、実験回路としては図5のD級増幅回路と比較が便利のこと、及び出力インピーダンスを高くすることを考えて、図9に示すFETの直並列回路を採用した。

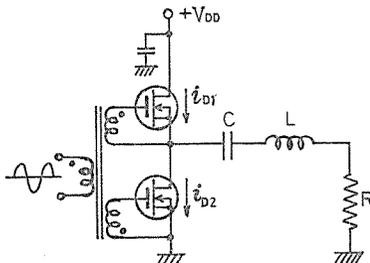


Fig.1 SEPP Class D amplifier circuit.

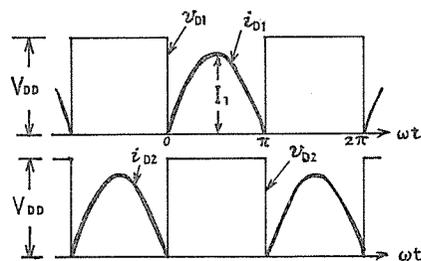


Fig.2 Theoretical drain voltage and current waveforms for SEPP Class D amplifier.

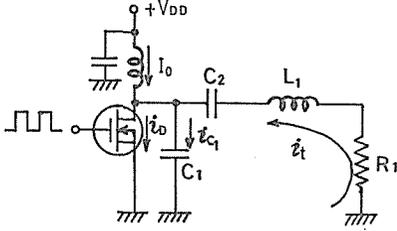


Fig. 3 Class E amplifier circuit.

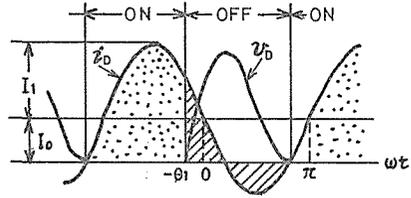


Fig. 4 Theoretical drain voltage and current waveforms for Class E amplifier.

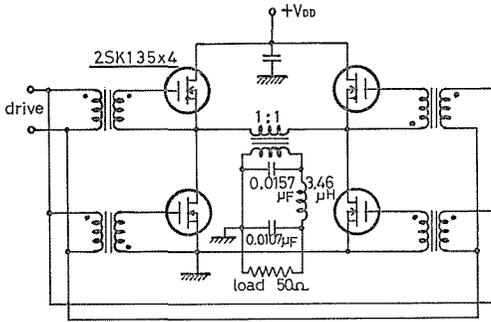
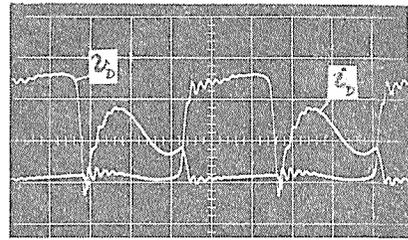


Fig. 5 An experimental circuit for Class D amplifier.



$V_D: 20\text{V/div.}, I_D: 2\text{A/div.}, 1\text{MHz}$

Fig. 6 Drain voltage and current waveforms for the Class D amplifier of Fig. 5.

2.1 D級増幅回路のドレイン電圧電流波形

電力増幅回路の許容最大出力やドレイン効率を算出したり検討するには、ドレイン電圧電流波形を定める必要がある。図2は図1の回路で各FETが理想的なスイッチとして働き、C、L、Rの回路のQが極めて大きい場合の両FETのドレイン電圧電流波形である。

一方図6は図5の実験回路の波形であるが、特にドレイン電流波形が図2の波形と相当異なっている。その理由は図1の回路では出力回路のQが極めて大きいため、両FETに

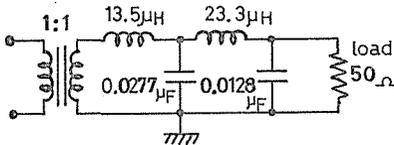
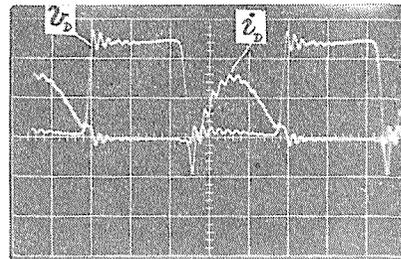


Fig. 7 A modified output circuit for Class D amplifier.



$V_D: 20\text{V/div.}, I_D: 2\text{A/div.}, 1\text{MHz}$

Fig. 8 Waveforms for a Class D amplifier with the modified output circuit of Fig. 7.

流れる電流はほとんど基本波だけであるのに対し、図5の回路では出力回路がπ形になっているため、両FETに相当量の奇数次高調波電流が流れ、それらがドレイン電圧の高調波成分に対し、出力変成器の漏えいインダクタンスによりそれぞれ90度位相が遅れるためである。

図5の回路における出力回路の部分を図7のように変更して、両FETに流れる高調波電流を制限したときのドレイン電圧電流波形を図8に示す。図8の波形は当然のことながら図2の波形に近似している。

従来D級増幅回路の出力回路設計、あるいはこれに関係したドレイン電圧電流波形について論じた文献は見当たらない。筆者らのグループ研究⁴⁾によれば、図7のようなコイル入力L型2段の出力回路の方が図5のコンデンサ入力π型の出力回路に比べ、ドレイン効率が若干優れていることが理論的にも実験的にも確かめられた。そこで本研究では、D級増幅器の理論計算は図2に示す電圧電流について行うことにした。

2.2 E級増幅回路のドレイン電圧電流波形

E級電力増幅器のドレイン電圧電流波形は、図3の回路において $\omega L_1 \gg R_1$ 、すなわち R_1 に高調波がほとんど流れないとし、FETのスイッチングによりFETと C_1 を流れる電流が瞬時に切り代るとして計算すれば、図4のようになる。ドレイン電圧波 v_D は $\theta = \omega t$ を横軸にして次式のように計算される^{5),6)}。

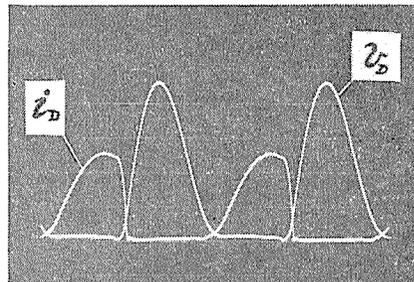
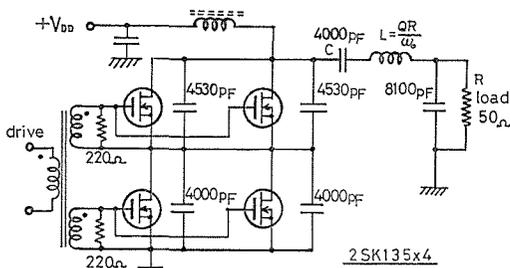
$$\begin{aligned}
 v_D &= 2V_{DD} K_0 k_1 [K_0 \theta + \cos(\theta - \theta_1) - \cos \theta_1] & 0 < \theta < \pi \\
 &= 0 & \pi < \theta < 2\pi
 \end{aligned}
 \tag{1}$$

ただし $K_0 = I_0/I_1 = \sin \theta_1 = 0.5370$

$$k_1 = 1/\omega C_1 R_1 = 5.447$$

$$\theta_1 = 32.48^\circ$$

である。



v_D : 40v/div., i_D : 2A/div., 1MHz

Fig.9 An experimental circuit for Class E amplifier.

Fig.10 Drain voltage and current waveforms for the Class E amplifier of Fig.9.

実際の回路では図9のような回路を使用するので、図3の i_t に高調波電流が入ることと、スイッチングによる i_D の立下り時間があるために各波形が若干変化し、図10のような波形になる。しかしこの変化は回路設計と FET の選択により異なり、変化の程度も少ないので⁷⁾、理論的検討には図4の波形を用いることにする。

3 理論計算による比較

3.1 最大ドレイン入力

$v_{Dmax.}$ (ドレイン電圧ピーク値) = V_{DSX} (許容最大ドレイン電圧)

$i_{Dmax.}$ (ドレイン電流ピーク値) = i_{Dp} (許容最大ドレイン・ピーク電流)

となるように FET を動作させた場合、FET 1 個当たりのドレイン入力を P_{in} 、ドレイン直流電流を I_0 とすると、

(1) D級の場合

$$v_{Dmax.} = V_{DD}, \quad i_{Dmax.} = \pi I_0 \tag{2}$$

$$P_{in} = V_{DD} I_0 = \frac{V_{DSX} i_{Dp}}{2\pi} = 0.159 V_{DSX} i_{Dp} \tag{3}$$

となる。

(2) E級の場合

式(1)において $dv_D/d\theta=0$ として $v_{Dmax.}$ を求めれば $\theta=2\theta_1$ で v_D は最大となる。したがって

$$\left. \begin{aligned} v_{Dmax.} &= 3.562 V_{DD} \\ i_{Dmax.} &= (1 + 1/K_0) = 2.862 I_0 \end{aligned} \right\} \tag{4}$$

$$P_{in} = V_{DD} I_0 = \frac{V_{DSX} i_{Dp}}{3.562 \times 2.862} = 0.0981 V_{DSX} i_{Dp} \tag{5}$$

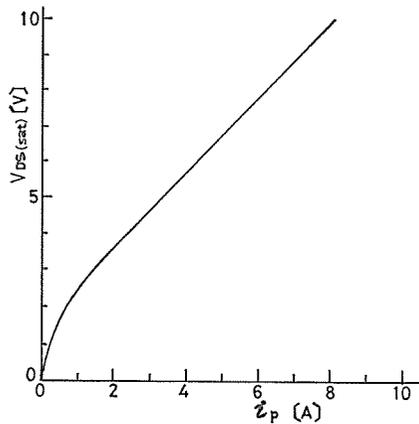


Fig. 11 $V_{DS(sat)} - i_D$ characteristic of MOS-FET 2SK135.

となる。D級とE級の最大ドレイン入力比は

$$\frac{P_{in}(\text{D級})}{P_{in}(\text{E級})} = \frac{0.159}{0.0981} = 1.62 \quad (6)$$

となる。

3.2 ドレイン損失 (オン抵抗損失)

ドレイン損失すなわちオン抵抗損失を計算するには、 $V_{DS(sat)}$ (ドレイン・ソース飽和電圧) とドレイン電流 i_D との関係を知る必要がある。図11は MOS-FET 2SK135 の $V_{DS(sat)}-i_D$ 特性の実測結果である。

一般に MOS-FET の $V_{DS(sat)}$ と i_D の関係は近似的に次式で表される。

$$V_{DS(sat)} = ai_D + b, \quad a > 0, b > 0 \quad (7)$$

2SK135 の例では $a=1.1$, $b=1.4$ であった。

(1) $v_{Dmax.} (\equiv V_{Dm})$ と P_{in} を両回路に共通としたとき

(a) D級増幅の場合

$$i_D = I_1 \sin \theta = \frac{2\pi P_{in}}{V_{Dm}} \sin \theta, \quad 0 < \theta < \pi \quad (8)$$

ドレイン損失を P_l とすれば、式(7), (8)より

$$\begin{aligned} P_l &= \frac{1}{2\pi} \int_0^\pi v_{DS(sat)} i_D d\theta \\ &= \frac{1}{2\pi} \int_0^\pi \left(\frac{2a\pi P_{in}}{V_{Dm}} \sin \theta + b \right) \frac{2\pi P_{in}}{V_{Dm}} \sin \theta d\theta \\ &= \frac{a\pi^2 P_{in}^2}{V_{Dm}^2} + \frac{2b P_{in}}{V_{Dm}} \end{aligned} \quad (9)$$

となる。したがってドレイン効率 η_{DD} は

$$\begin{aligned} \eta_{DD} &= 1 - \frac{P_l}{P_{in}} = \left(1 - \frac{a\pi^2 P_{in}}{V_{Dm}^2} - \frac{2b}{V_{Dm}} \right) \\ &= 1 - 9.87 a \frac{P_{in}}{V_{Dm}^2} - 2 \frac{b}{V_{Dm}} \end{aligned} \quad (10)$$

となる。

(b) E級増幅の場合

$$\begin{aligned} i_D &= I_0(1 + \sin \theta/K_0) = I_0(1 + 1.862 \sin \theta), \\ &\quad -\theta_1 < \theta < (\pi - \theta_1) \end{aligned} \quad (11)$$

$$\begin{aligned}
 P_l &= \frac{1}{2\pi} \int_{-\theta_1}^{\pi-\theta_1} V_{DS(sat)} i_D d\theta \\
 &= 30.03a \frac{P_{in}^2}{V_{Dm}^2} + 3.562 \frac{bP_{in}}{V_{Dm}}
 \end{aligned} \tag{12}$$

したがって、ドレイン効率 η_{DE} は

$$\eta_{DE} = 1 - \frac{P_l}{P_{in}} = 1 - 30.03a \frac{P_{in}}{V_{Dm}^2} - 3.562 \frac{b}{V_{Dm}} \tag{13}$$

となる。

ここで式(10)と式(13)を比較すれば常に $\eta_{DD} > \eta_{DE}$ となることがわかる。2SK135 の場合、 $P_{in}=25W$ 、 $V_{Dm}=150V$ とすると

$$\eta_{DD} = 96.9\%, \quad \eta_{DE} = 93.0\%$$

と計算される。

(2) $V_{Dmax}(\equiv V_{Dm})$ と $i_{Dmax}(\equiv I_{Dm})$ を兩回路で共通にしたとき

(a) D級増幅の場合

式(10)に $P_{in} = (V_{Dm}/2)(I_{Dm}/\pi)$ を代入すると

$$\eta_{DD} = 1 - 1.57a \frac{I_{Dm}}{V_{Dm}} - 2 \frac{b}{V_{Dm}} \tag{14}$$

となる。

(b) E級増幅の場合

式(13)に $P_{in} = (V_{Dm}/3.562)(I_{Dm}/2.862)$ を代入して

$$\eta_{DE} = 1 - 2.95a \frac{I_{Dm}}{V_{Dm}} - 3.56 \frac{b}{V_{Dm}} \tag{15}$$

となる。

この場合も常に $\eta_{DD} > \eta_{DE}$ である。2SK135 の場合 $V_{Dm}=64V$ 、 $I_{Dm}=2.8A$ とすると、 $P_{in}(D級) = 28.5W$ 、 $P_{in}(E級) = 17.6W$ で

$$\eta_{DD} = 88.1\%, \quad \eta_{DE} = 78.0\%$$

となる。

3.3 ドレイン電圧とドレイン電流の交差による損失

FETの立上り時間、蓄積時間などに起因するスイッチング時のドレイン電圧と電流の交差により損失が生じる。実験結果の波形から計算した結果によれば、交差による損失はD級の場合はドレイン入力の0.5~1.0%程度、E級の場合で2~3%程度であった。

3.4 回路損失

回路損失の主なものは、出力回路のコイルの損失と、D級 SEPP たすき掛け回路における出力変成器の損失である。コイルのQは測定結果約300であり、コイルによる損失率は両回路共に大差なく2~3.5%と計算される。出力変成器(CW時出力100W用)の効率の測定結果は約94%であり、D級 SEPP たすき掛け回路の場合、出力変成器はDC-RF変換効率低下の一つの要因になっている。

4 実験結果

図5、図9に示した2SK135を4本用いたD級およびE級増幅器(いずれも搬送波出力80Wを目標で設計、周波数=1MHz)を試作して実験したところ、次の結果が得られた。

4.1 総合ドレイン効率

図12、図13にそれぞれD級、E級増幅回路の総合ドレイン効率(=RF出力/ドレイン直流入力)の測定結果を示す。

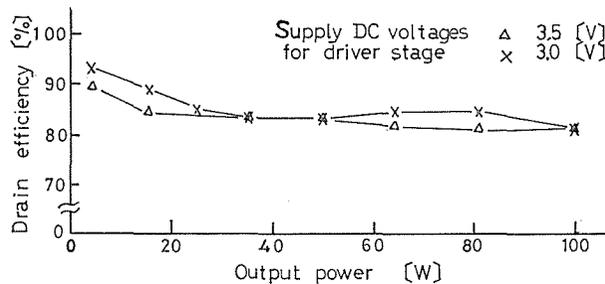


Fig. 12 Overall drain efficiency of the Class D amplifier of Fig. 5.

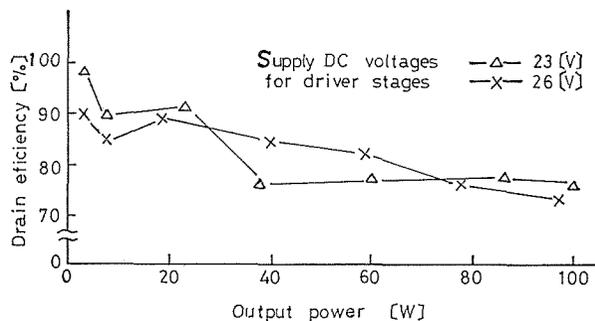


Fig. 13 Overall drain efficiency of the Class E amplifier of Fig. 9.

4.2 変調の直線性

図14、図15に両増幅回路で1kHzでドレイン変調した場合の変調の直線性の一例を示す。

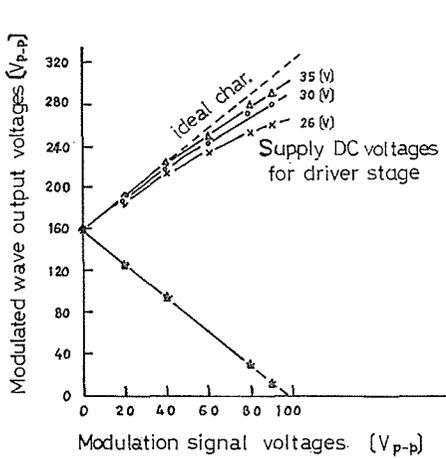


Fig. 14 Modulation characteristics of the Class D amplifier of Fig. 5.

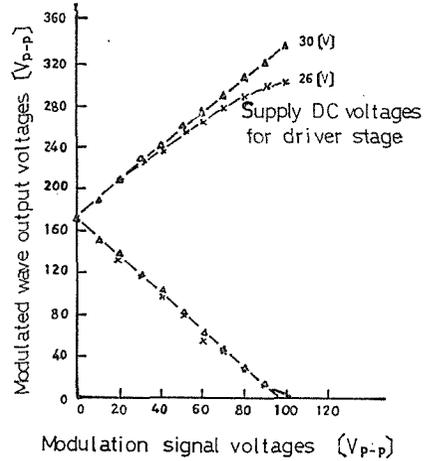


Fig. 15 Modulation characteristics of the Class E amplifier of Fig. 9.

5 考 察

中波放送機用終段電力増幅器用として、MOS-FET を用いたD級およびE級増幅器の優劣を理論的、実験的に検討してきたが、その結果をもとに考察してみる。

(1) 同種FETを同数使用した場合、変調の直線性を考慮しなければ、D級増幅器はE級増幅器の約1.6倍の出力を出しうる。

(2) $V_{Dmax.}$ 、ドレイン入力 P_{in} を両回路で共通にした場合、および $V_{Dmax.}$ 、 $i_{Dmax.}$ を両者共通にした場合も、D級の方が相当効率が低い。

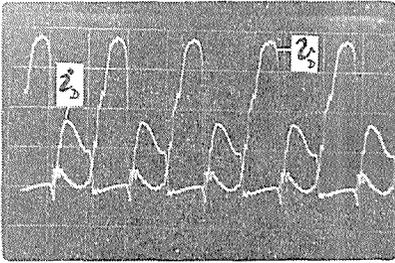
(3) $V_{Dmax.}$ が高く、 P_{in} が比較的小さい場合、出力変成器の効率を考慮に入れると、E級増幅の方が少し効率が上まわる場合もある。

例えば、 $P_{in}=40W$ 、 $V_{Dm}=160V$ 、変成器の効率 $\eta_T=0.94$ 、回路損失は共に3%とした場合、 $\eta_{DD}=88.0\%$ 、 $\eta_{DE}=89.0\%$ と計算される

(4) 変調の直線性については、D級はE級に比べ変調の伸びがかなり劣る。その理由は次ぎのように考えられる。D級増幅器では励振波に立ち上りの良い方形波を用いると、上下のFETが同時にオン状態になる瞬間が生じ、ドレイン電圧電流波形に著しいシュートとリングを生じ、ドレイン効率が低下し、不要高調波を発生する。したがってD級増幅器では励振信号に方形波というよりはむしろ正弦波に近い信号を用いるのが一般である。そのためD級増幅器では、変調の山の部分でドレイン電圧波形の立ち上り、立ち下りが悪くなるために、ドレイン電圧波形が丸くなって出力が低下することになる。

図16は図5の回路で $V_{DD}=80V$ 、出力=230Wのときのドレイン電圧電流波形であるが、以上述べたことが、この波形から理解されよう。

したがって、D級増幅器で出力に応じて励振電圧もある程度変化させてやる必要があり、前段変調 (Bi-level modulation) を行なうことにより直線性が改善される。



v_D : 20V/div., i_D : 2A/div., 1MHz

Fig. 16 Drain voltage and current waveforms for a Class D amplifier with increased output power.

(5) 設計, 調整の難易, 取扱の容易さに就いて両者を比較してみると, D級増幅では変調ピークの直線性の問題に関係して, 励振段の励振波形を適当になませたり, 前段変調の掛け方など, E級増幅に比べて概して面倒であると考えられる。

一方E級増幅器では, 大出力を得るために図9のように4個のFETを組み合わせる必要がある, 特性の揃ったFETを選ぶ必要がある。又励振波にはD級増幅の場合と逆に, 立上りが急峻な方形波が必要であり, 励振段増幅器の消費電力が多くなり, 放送機の総合効率をさらに低下させることになる。

(6) 構成部品からみた価格, 製造上の難易については, D級では出力変成器, 前段変調回路等が必要で若干不利のように思われる。

6 む す び

中波放送機終段電力増幅回路に MOS-FET を使用する場合について, D級増幅回路と E級増幅回路の優劣を理論と実験の両面から検討した結果, 出力と効率の両面からは明らかにD級増幅回路が優れていることがわかった。

しかし変調の直線性の点で, D級増幅器は変調のピークで出力が飽和する傾向が強いので, 前段変調などの方法で直線性の改善を図らなければならないことがわかった。そのため設計, 調整, 取扱, 部品コストなどの面ではE級増幅回路の方が若干有利であると言える。しかしこれが出力, 効率の不利をカバーするとは考えにくい。

D級増幅器のドレイン電圧電流波形は出力回路の構成で相当変化し, これに対応してドレイン効率も変化するが, 出力回路はコイル入力形として, 高調波成分がFETに流れないようにした方が効率が良いことが明らかになった。

D級増幅器のSEPP回路とSEPPたすき掛け回路ではどちらが有利なのか, 耐電圧の高いMOS-FETができたときにSEPP回路の方が望ましいのか等の問題に対しては, 更に検討が必要である。

本研究の実験は卒業研究として中村豊(日本電気(株)勤務), 工藤洋一(東京電気(株))の両君が担当したものである。ここで感謝の意を表したい。

文 献

- 1) 日本電気(株): 中波放送機のバイオニア NEC MBT-8044A 全固体化 25kW 中波放送機; テレビ学会誌 Vol.38, No.1, p. 会告5, (1984-1).
- 2) P. J. Baxandall: Transistor Sinewave Oscillators; Proc. of the IEE, Vol. 106, Part B, Suppl. 16, pp. 748-758 (1959-5).
- 3) N. O. Sokal and A. D. Sokal: Class E—New Class of High Efficiency Tuned Single

- Ended Switching Power Amplifiers; IEEE J., Solid-State Circuits, Vol SC-10, No. 3, pp. 168-176 (1975-8).
- 4) 工藤洋一：中波放送機用D級電力増幅器の研究；信大工学部電子工学科卒論（1984-3）.
 - 5) 倉石源三郎：中波E級増幅器；テレビ学会技報，Vol. 1, No. 4, pp. 39-44 (1977-11).
 - 6) 倉石源三郎：E級高周波電力増幅回路の解析；電子通信学会論文誌(B)，Vol. 60-B, No. 8, pp. 597-598 (1977-8).
 - 7) 倉石源三郎，但馬文昭：VHF 帯高能率電力増幅器の動作解析と回路設計；電子通信学会論文誌(B)，Vol. 63-B, No. 10, pp. 999-1006 (1980-10).